



Einführung in die Rechnerarchitektur

Wintersemester 2017/2018

Tutorübung 8: MI-Befehle

11.12–15.12.2017

Assemblieren

1. Gegeben seien die folgenden Maschinenbefehle:

Opcode	Befehl	Beschreibung
0x01	MOV <i>imm</i> , RB	Kopiert einen 16-Bit Direktoperanden in das Register RB .
0x02	MOV [RA], RB	Kopiert die Speicherzelle in das Register RB , deren Adresse in Register RA angegeben ist.
0x03	JNE <i>addr</i>	Sprung nach <i>addr</i> , falls das Zero-Flag des Maschinenstatusregisters nicht gesetzt ist.
0x04	JMP <i>addr</i>	Unbedingter Sprung nach <i>addr</i> .
0x05	INC RB	Inkrementiert RB um 1 und setzt die Flags des Maschinenstatusregisters. ($\mathbf{RB} = \mathbf{RB} + 1$)
0x06	CMP [RA], RB	Setzt das Zero-Flag des Maschinenstatusregisters, falls die Speicherzelle, deren Adresse in Register RA gegeben ist, den gleichen Wert wie das Register RB hat. Andernfalls wird das Zero-Flag gelöscht. Die übrigen Flags des Maschinenstatusregisters sind nach der Ausführung des Befehls undefiniert.

Die Bezeichnung „**RA**“ (bzw. „**RB**“) steht hier abkürzend für „das durch das A-Registeradressfeld (bzw. B-Registeradressfeld) des Maschinenbefehlsworts adressierte Register“.

- Welche der oben angegebenen Befehle belegen 16 Bit, welche 32 Bit im Hauptspeicher? Bitte die jeweiligen Opcodes angeben!
- Gegeben ist folgender Auszug eines Maschinenprogramms in Assemblerschreibweise:

```
start:   mov    0x1000, r1
         mov    0x2000, r2
schleife: mov    [r1], r3
         cmp    [r2], r3
         jne    ende
         inc   r1
         inc   r2
         jmp   schleife
ende:   ...
```

Zeigen Sie, wie dieses Maschinenprogramm in hexadezimaler Codierung nach der Assemblierung aussehen würde. Nehmen Sie dazu an, dass das Programm ab Adresse 0x0100 im Speicher abgelegt ist.

Maschinenbefehle

2. Die Maschinenbefehle

- INC **RB**
- MOV *imm*, **RB**
- MOV [**RA**], **RB**
- JMP *addr*
- JNE *addr*

sollen nun durch jeweils ein Mikroprogramm realisiert werden.

Maschinenbefehlszyklus

3. In dieser Aufgabe soll nun ein Maschinenbefehlszyklus inkl. IFETCH simuliert werden. Dabei ist der folgende Hauptspeicherinhalt gegeben:

Adresse	Daten
0x0104	0x0213
0x0105	0x0623
0x0106	...
...	...
0x1000	0x0042

Füllen Sie die Tabelle so aus, dass sie die Situation nach Ausführung aller Mikrooperationen zeigt. Sie müssen nur die sich ändernden Zellen ausfüllen. Verwenden Sie '-' für unbekannte Zellenwerte.

Takt	MI-BZ	MA-BZ	MA-IR	A-Bus	D-Bus	r2	r3	r15
0	0x000	0x105	0x0213	-	-	0x1000	0x0100	-
1								
2								
3								
4								
5								
6								

